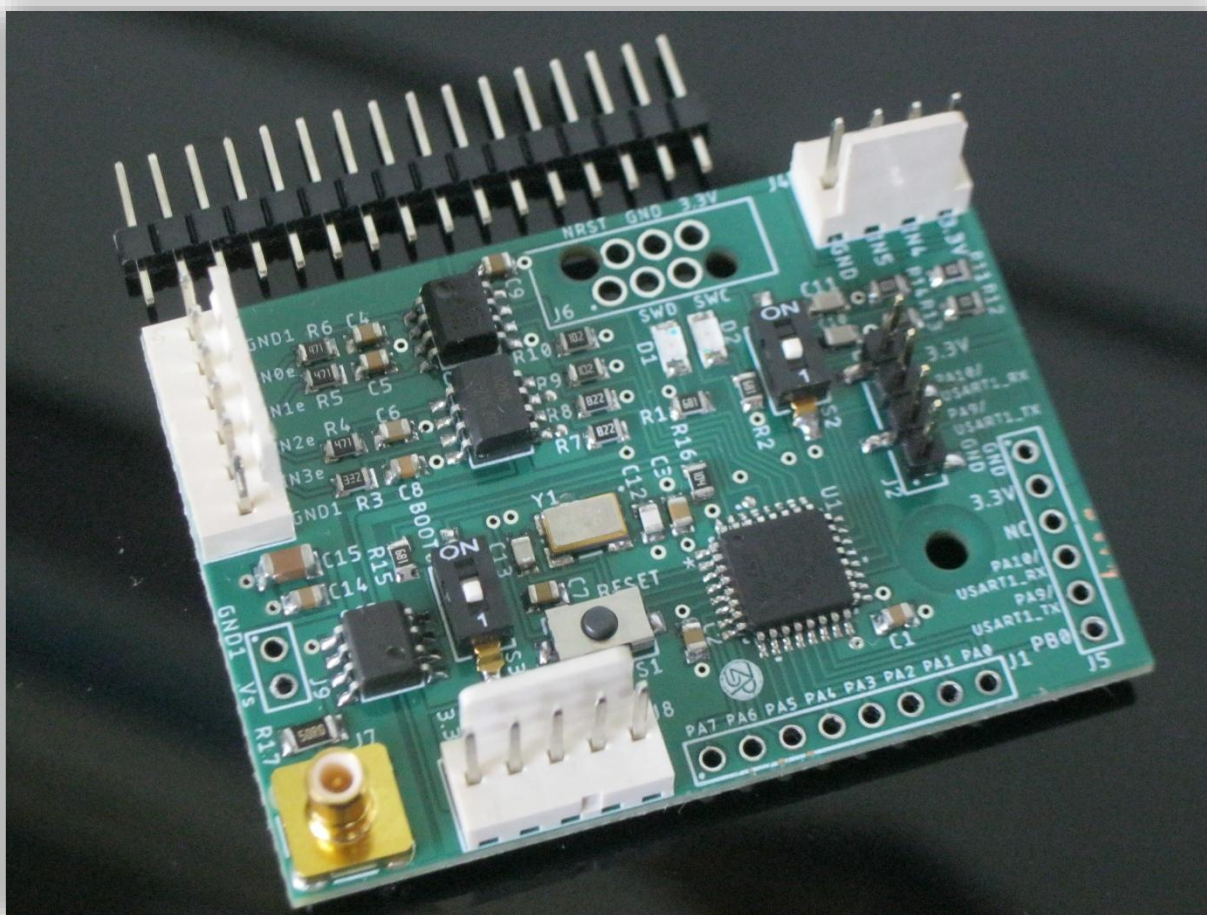


ZAPpp PP14b



ZAPpp
EDM SOLUTIONS

Zakład Automatyki Przemysłowej

Spis treści

1.	Opis.....	3
2.	Układ elementów.....	3
3.	Programowania.....	4
3.1.	Boot loader	4
3.2.	ST-LINK/V2	8
4.	Zasilanie.....	9
5.	LEDy	9
6.	Przyciski/przełączniki	9
7.	USART	9
8.	Złącza	9

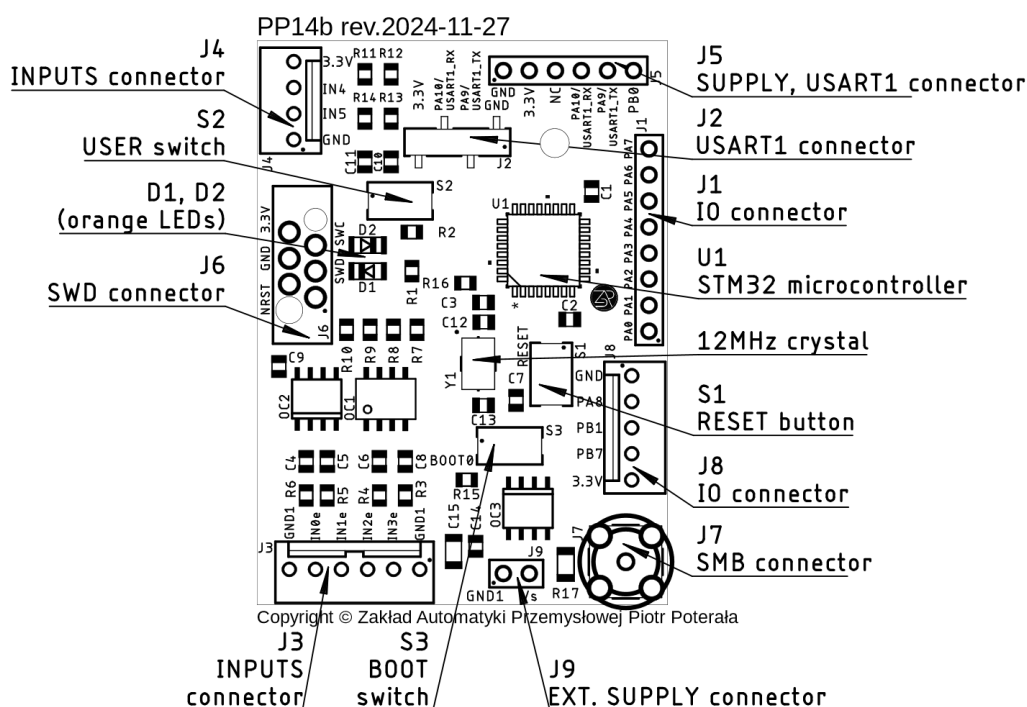
1. Opis

PP14b to płyta główna ogólnego przeznaczenia oparta na 32 bitowym mikrokontrolerze z rodziny STM32F030. Może posłużyć do celów projektowych, edukacyjnych oraz szybkiego prototypowania.

Cechy:

- Mikrokontroler STM32F030K6T6TR,
- 1 szybkie galwanicznie izolowane wyjście cyfrowe,
- 2 wejścia cyfrowe współpracujące z systemami 3.3V,
- 2 galwanicznie izolowane wejścia cyfrowe,
- 2 szybkie, galwanicznie izolowane wejścia cyfrowe,
- dodatkowe złącza interfejsów komunikacyjnych (z rastrem 2,54mm): 1 złącze UART,
- 1 przełącznik użytkownika typu dip-switch.

2. Układ elementów



Rysunek 2-1 Rzut z góry

3. Programowania

3.1. Boot loader

STM32F030 może rozpocząć pracę wywołując program spod jednego z trzech obszarów: z pamięci FLASH, pamięci systemowej lub z wbudowanej pamięci SRAM. *Boot loader*, zlokalizowany w pamięci systemowej mikrokontrolera, może posłużyć do przeprogramowania jego pamięci FLASH poprzez USART (piny PA14/PA15). W tym celu należy:

1. Ustawić bit **nBoot1** na 1 (ustawienie domyślne). Aby upewnić się co do jego wartości należy:
 - a. Podłączyć programator zgodny z ST-LINK/V2 do złącza **J6** płyty PP14b,
 - b. Zainstalować i uruchomić *STSW-LINK004* <https://www.st.com/en/development-tools/stsw-link004.html>,
 - c. Odczytać *Option Bytes: Target->Option Bytes*.

Option Bytes

Read Out Protection: Level 0

BOR Level: OFF

User configuration option byte

☐ IWDG_STOP ☐ IWDG_STDBY ☒ nBoot0 ☐ nBOOT0

☐ WWDG_SW ☐ IWDG_ULP ☒ nBoot1 ☐ BOOT1

☒ nSRAM_Parity ☐ FZ_IWDG_STOP ☐ nDBOOT ☒ nBFB2

☐ SRAM2_RST ☐ FZ_IWDG_STDBY ☐ nDBANK ☐ nBOOT_SEL

☐ SRAM2_PE ☐ PCROP_RDP ☐ DB1M ☐ DUALBANK

☐ nRST_SHDW ☒ nBoot0_SW_Cfg ☐ IRHEN ☐ BOREN

☒ nRST_STOP ☐ nSWBOOT0 ☒ WDG_SW

☒ nRST_STDBY ☒ VDDA_Monitor ☐ SDADC12_VDD_Monitor

NRST_MODE: Unavailable

Security option bytes

SEC_SIZE: 0x00 SEC_SIZE2: 0x00 ☐ BOOT_LOCK

Boot address option bytes

BOOT_ADD0 (H): Boot from (H):

BOOT_ADD1 (H): Boot from (H):

User data storage option bytes

Data 0 (H): 0xFF Data 1 (H): 0xFF

Flash sectors protection

Page	Start address	Size	Protection
☐ Page 0	0x08000000	1 K	No Protection
☐ Page 1	0x08000400	1 K	No Protection
☐ Page 2	0x08000800	1 K	No Protection
☐ Page 3	0x08000C00	1 K	No Protection
☐ Page 4	0x08001000	1 K	No Protection
☐ Page 5	0x08001400	1 K	No Protection
☐ Page 6	0x08001800	1 K	No Protection
☐ Page 7	0x08001C00	1 K	No Protection
☐ Page 8	0x08002000	1 K	No Protection
☐ Page 9	0x08002400	1 K	No Protection
☐ Page 10	0x08002800	1 K	No Protection

Unselect all Select all

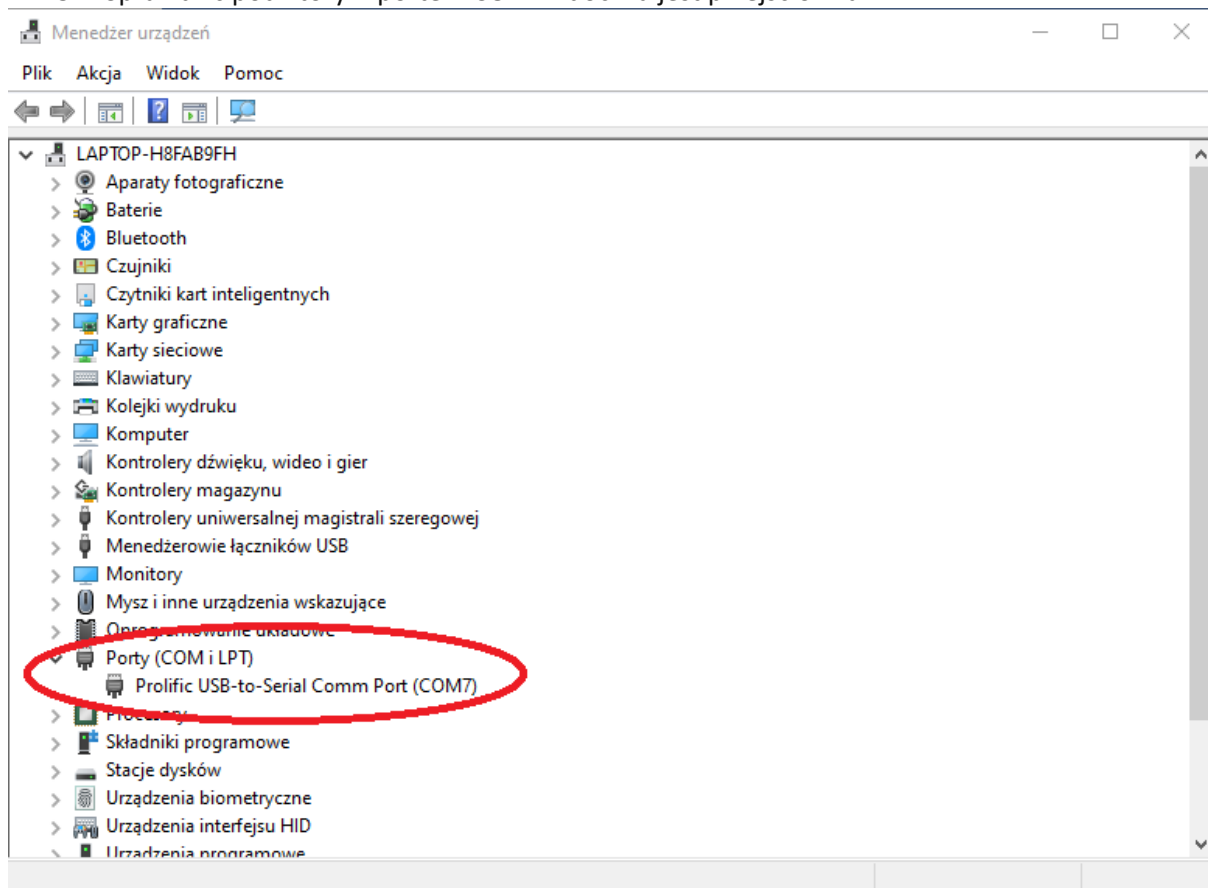
Apply Cancel

Rysunek 3.1-1 Okno Option Bytes programu STSW-LINK004

2. pin **BOOT0** podciągnąć do zasilania (przełącznik **S3** ustawić na ON)¹,
3. Podłączyć PC, poprzez przejściówkę USB/UART, do złącza **J2** płyty PP14b,
4. Zainstalować **FLASHER-STM32** (<https://www.st.com/en/development-tools/flasher-stm32.html>),

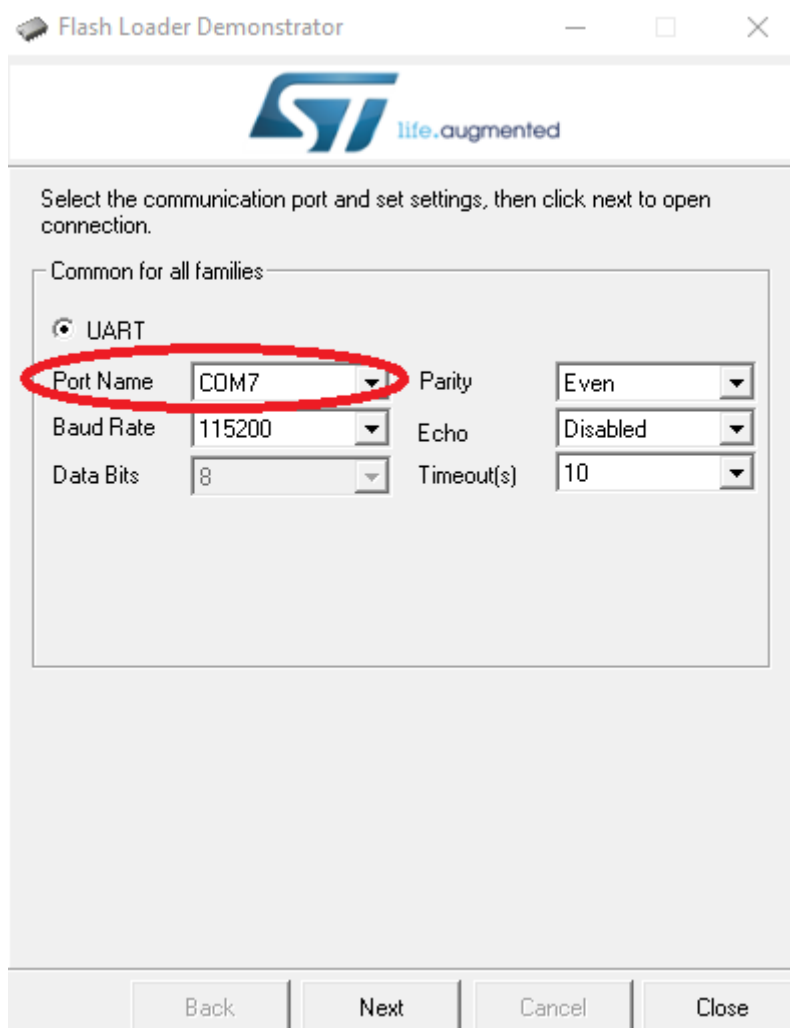
¹Szczegółowy opis ustawień wywołujących *boot loader* na starcie procesora oraz interfejsów komunikacyjnych mogących posłużyć do jego przeprogramowania znajduje się w notcie aplikacyjnej AN2606: https://www.st.com/resource/en/application_note/cd00167594-stm32-microcontroller-system-memory-boot-mode-stmicroelectronics.pdf

5. Sprawdzić pod którym portem COM widoczna jest przejściówka...



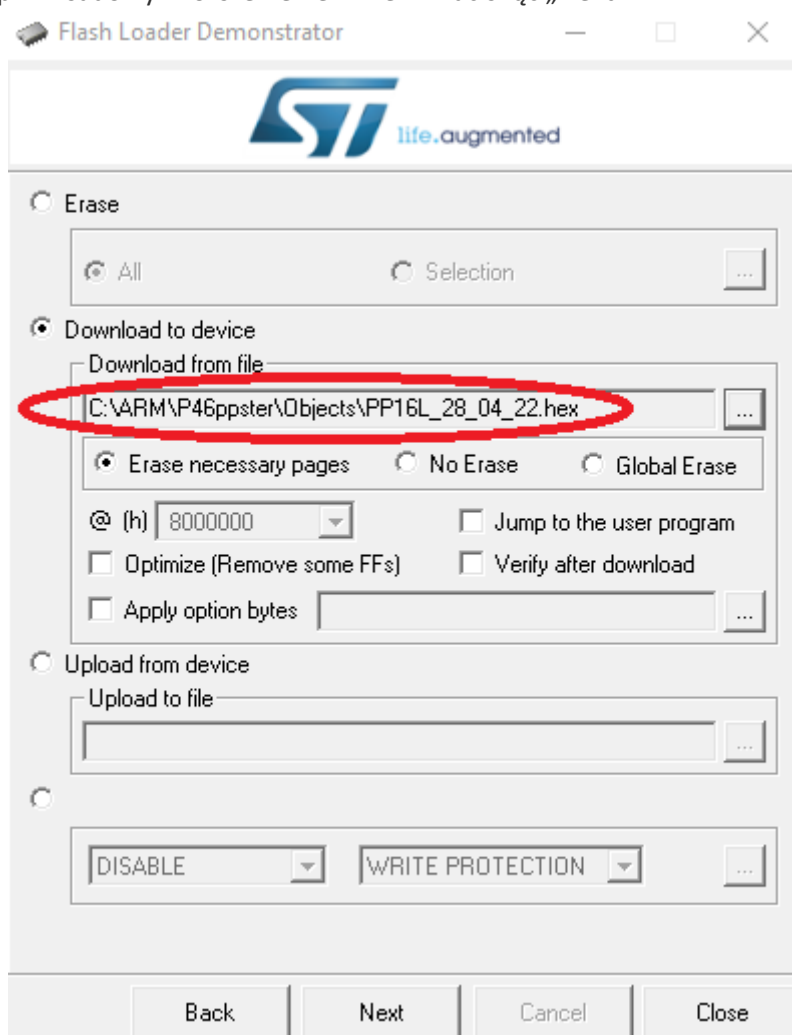
Rysunek 3.1-2 Okno Menedżera urządzeń systemu Windows

6. ...a następnie, po otwarciu FLASHER-STM32, wpisać jego numer w okienku „port name” (nie zmieniać ustawień transmisji!!!),



Rysunek 3.1-3

7. Wybrać plik wsadowy z rozszerzeniem .hex. i nacisnąć „Next”.



Rysunek 3.1-4

3.2. ST-LINK/V2

W celu zaprogramowania mikrokontrolera/debugowania aplikacji bezpośrednio na sprzęcie należy posłużyć się programatorem zgodnym z ST-LINK/V2 podłączając go do złączki **J6** (WE SKEDD 490107670612 https://www.we-online.com/catalog/en/REDFIT_IDC_SKEDD).

Tabela 3.2-1 Złącze debugowania J9

Nr złącza	Nr pinu	Nazwa pinu	MCU pin	Funkcja
J9	1	NC		
	2	NRST	NRST	Wejście resetu
	3	SWD	PA13(SWDIO)	Linia danych protokołu programowania/debugowania SWD
	4	GND		Masa
	5	SWC	PA14(SWCLK)	Linia zegarowa protokołu programowania/debugowania SWD
	6	+3.3V		+3.3V wyjście

4. Zasilanie

Zewnętrzne źródło zasilania należy podłączyć do pinów +3,3V/GND złączki **J5**, **J4** lub **J8**.

5. LEDy

D1: pomarańczowa dioda użytkownika podłączona do wyjścia PA13 mikrokontrolera (stan wysoki na wyjściu – dioda wyłączona; stan niski – dioda włączona). Uwaga! Skonfigurowanie PA13 jako wyjścia uniemożliwia debugowanie oprogramowania przy pomocy ST-LINK/V2.

D2: pomarańczowa dioda użytkownika podłączona do wyjścia PA14 mikrokontrolera (stan wysoki na wyjściu – dioda włączona; stan niski – dioda wyłączona). Uwaga! Skonfigurowanie PA14 jako wyjścia uniemożliwia debugowanie oprogramowania przy pomocy ST-LINK/V2.

6. Przyciski/przetłączniki

S1: klawisz resetujący mikrokontroler. Podłączony do wejścia NRST,

S2: jednokanałowy przetłącznik typu dip-switch do wykorzystania przez użytkownika. Podłączony do wejścia PA12,

S3: jednokanałowy przetłącznik typu dip-switch podłączony do wejść: BOOT0.

7. USART

USART1 dostępny jest na złączkach **J2** oraz **J5**.

Tabela 7-1 Złącze J2

Nr złącza	Nr pinu	Nazwa pinu	MCU pin	Funkcja
J2	1	GND		Masa
	2	PA9/ USART1_TX	PA9	USART1_TX
	3	PA10/ USART1_RX	PA10	USART1_RX
	4	+3.3V		+3.3V wyjście

8. Złącza

Tabela 8-1 Opis złącz

Nr złącza	Nr pinu	Nazwa pinu	Docelowy MCU pin	Funkcja
J1	1	PA0	PA0	
	2	PA1	PA1	
	3	PA2	PA2	USART1_TX
	4	PA3	PA3	USART1_RX
	5	PA4	PA4	TIM14_CH1
	6	PA5	PA5	SPI1_SCK
	7	PA6	PA6	SPI1_MISO/ TIM3_CH1/TIM16_CH1
	8	PA7	PA7	SPI1_MOSI/ TIM3_CH2/ TIM1_CH1N/ TIM14_CH1/ TIM17_CH1

J3	1	GND1		Zewnętrzny poziom odniesienia
	2	IN3e	PB6	Zanegowane wejście (min +12V, max +24V) * **
	3	IN2e	PB4	Zanegowane wejście (min +3.3V, max +12V) * **
	4	IN1e	PB3	Zanegowane wejście +5V * **
	5	IN0e	PA15	Zanegowane wejście +5V * **
	6	GND1		Zewnętrzny poziom odniesienia
J4	1	GND		Masa
	2	IN5	PA12	Wejście +3.3V
	3	IN4	PA11	Wejście +3,3V
	4	3,3V		+3,3V
J5	1	GND		Masa
	2	3,3V		+3,3V
	3	NC		Zanegowane wejście (min +12V, max +24V) * **
	4	PA10/ USART1_RX	PA10	USART1_RX/ TIM1_CH3
	5	PA9/ USART1_TX	PA9	USART1_TX/TIM1_CH2
	6	PB0	PB0	TIM3_CH3/ TIM1_CH2N
J7	1		PB5	Zanegowane wyjście przeciwobne (Vs) **
J8	1	GND		Masa
	2	PA8	PA8	TIM1_CH1
	3	PB1	PB1	TIM14_CH1/ TIM3_CH4/ TIM1_CH3N
	4	PB7	PB7	USART1_RX/ TIM17_CH1N
	5	3,3V		+3,3V
J9	1	GND1		Zewnętrzny poziom odniesienia
	2	Vs		Zewnętrzne napięcie ustalające poziom wysokiego stanu logicznego (min +4.5V, max +20V) dla złączki J7

* brak podciągnięcia do zasilania

**izolacja galwaniczna